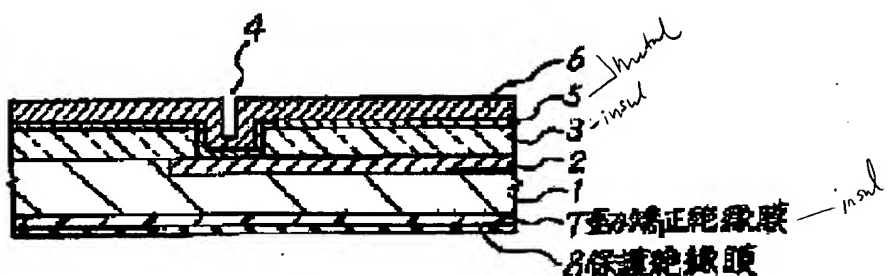


PatentWeb  
HomeEdit  
SearchReturn to  
Patent List

Help

☒ Include in patent orderMicroPatent<sup>(R)</sup> Worldwide PatSearch: Record 1 of 1

## Family Lookup

JP09045680

MANUFACTURE OF SEMICONDUCTOR DEVICE

NEC CORP

Inventor(s): OGAWA KICHIJI

Application No. 07193571 , Filed 19950728 , Published 19970214

## Abstract:

**PROBLEM TO BE SOLVED:** To provide a semiconductor device in which a fine interconnection is formed easily by a method wherein the amount of the warp, of a silicon substrate wafer, which is generated after a high-melting-point metal film such as a tungsten film or the like has been formed is reduced by forming a high-melting-point metal interconnection.

**SOLUTION:** A fine wiring method for a high-melting-point metal comprises a process in which high-melting-point metal thin films 5, 6 are formed on an interlayer insulating film 3 formed on the surface of a semiconductor substrate 1 having a semiconductor element, a process in which, after the high-melting-point thin films have been formed, an insulating film 7 having a tensile stress is deposited on the whole rear of the semiconductor substrate and a projection exposure process in which a wiring pattern is transferred to a photoresist on the high-melting-point thin films.

Int'l Class: H01L021316 H01L021318 H01L0213205

MicroPat nt R f renc Numb r: 000974918  
COPYRIGHT: (C) 1997 JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-45680

(43) 公開日 平成9年(1997)2月14日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/316		H 0 1 L	21/316 X
	21/318			21/318 B
	21/3205			21/88 Z

審査請求 有 請求項の数 4 O L (全 5 頁)

(21) 出願番号 特願平7-193571

(22) 出願日 平成7年(1995)7月28日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 小川 吉司

東京都港区芝五丁目7番1号 日本電気株式会社内

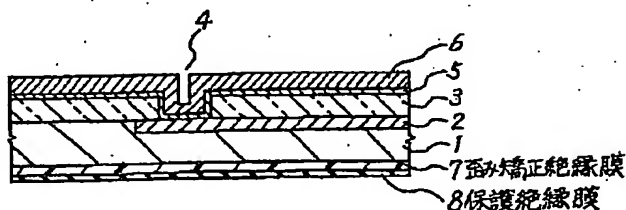
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】 (修正有)

【課題】 高融点金属配線の形成でタングステン膜等の高融点金属膜の堆積後に生じるシリコン基板ウェハの反り量を低減させ、微細配線の形成を容易にする。

【解決手段】 高融点金属の微細配線方法が、半導体素子を有する半導体基板1表面に形成された層間絶縁膜3上に高融点金属薄膜5、6を成膜する工程と、高融点金属薄膜を成膜した後、半導体基板の裏面全体に引っ張り応力を有する絶縁膜7を堆積させる工程と、高融点金属薄膜上のフォトリソに配線パターン転写する投影露光の工程とを含む。



## 【特許請求の範囲】

【請求項1】 半導体素子を有する半導体基板表面に形成された層間絶縁膜上に高融点金属薄膜を成膜する工程と、前記高融点金属薄膜を成膜した後、前記半導体基板の裏面全体に引っ張り応力を有する絶縁膜を堆積させる工程とを含むことを特徴とする半導体装置の製造方法。

【請求項2】 半導体素子を有する半導体基板表面に形成された層間絶縁膜上に高融点金属膜を成膜する工程と、前記高融点金属膜を成膜した後、前記半導体基板の裏面全体に引っ張り応力を有する多項質のシリコン酸化膜を堆積させる工程と、前記シリコン酸化膜に被着して耐湿性を有する絶縁膜を堆積させる工程とを含むことを特徴とする半導体装置の製造方法。

【請求項3】 前記耐湿性を有する絶縁膜の堆積温度が、前記多項質のシリコン酸化膜の堆積温度より低いことを特徴とする請求項2記載の半導体装置の製造方法。

【請求項4】 前記半導体基板の裏面全体に前記絶縁膜を堆積させた後、フォトリソグラフィ工程において前記高融点金属薄膜上のフォトレジストに配線パターン転写するための投影露光をする工程とを含むことを特徴とする請求項1、請求項2または請求項3記載の半導体装置の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は半導体装置の製造方法に関し、特に高融点金属を用いる微細な配線の形成方法に関する。

【0002】

【従来の技術】 半導体素子の微細化および高密度化は依然として精力的に進められており、現在では0.15～0.25 $\mu$ mの寸法基準で設計されたメモリデバイスあるいはロジックデバイス等の超高集積の半導体デバイスが開発試作されている。このような半導体デバイスの高集積化と共に、半導体デバイスに対する低電圧化あるいは低消費電力化および動作の高速化が強く要求されてきている。そして、半導体装置の微細配線の多層化の要求がますます高まりつつある。

【0003】 このような半導体デバイスの微細化と高速化に対応できる効果的な具体的手段は、前述した微細配線の多層化におけるゲート電極配線あるいは下層部の配線材料として、抵抗値の低い高融点金属を有効に使用することである。このような金属としてタングステン、タングステンシリサイド等が最もよく知られている。

【0004】 このような高融点金属配線の従来の形成方法について図6で説明する。図6は拡散層に電気接続する高融点金属配線の工程順の略断面図である。シリコン基板21の表面部にはMOSトランジスタ等の半導体素子の構成要部、例えば、素子分離領域、ゲート電極等が形成される(図示せず)。そして、図6(a)に示すように、シリコン基板21の表面の所定の領域に拡散層2

2が形成され、全体を被覆するようにして層間絶縁膜23が形成される。次に、この層間絶縁膜23の所定の領域で拡散層22に達するコンタクト孔24が形成される。

【0005】 次に、バリアメタル25が層間絶縁膜23を被覆し、コンタクト孔24部の拡散層22上に被着して形成される。そして、タングステン膜26が前述のバリアメタル25に積層して堆積される。ここで、タングステン膜は化学気相成長(CVD)法で形成される。これは、半導体デバイスが微細化しコンタクト孔24の寸法が縮小してくると、タングステン膜が通常のスパッタ法ではこのようなコンタクト孔内に形成されなくなるためである。

【0006】 しかし、このタングステン膜26は図6(a)に示すように半導体デバイスの形成されるシリコン基板表面が凹になるようにウェハを反らす。そして、このタングステン膜には非常に高い引っ張り応力が発生するようになる。

【0007】 次に、図6(b)に示すようにフォトリソグラフィ技術とドライエッチング技術とで、前述のバリアメタル25とタングステン膜26が微細加工される。この加工によりバリアメタル配線パターン27とタングステン配線パターン28とで形成される高融点金属配線29が形成される。

【0008】

【発明が解決しようとする課題】 上述したように従来の高融点金属配線の形成では、タングステン等の高融点金属膜の堆積後、半導体基板であるウェハが凹状に反る。このようなウェハの反り量はタングステン膜等の高融点金属膜の成膜の条件およびその膜厚に大きく依存する。そして、このウェハの反りは先述したフォトリソグラフィ工程における配線パターン転写のための縮小投影露光で焦点ズレを生じさせ、配線のでき上がり寸法のウェハ位置による大きなバラツキを引き起す。

【0009】 更にこのウェハの反りが大きくなると、縮小投影露光装置であるステッパのステージにウェハが真空吸着されなくなり、ステッパによる露光が不可能になる。このことについて図7で説明する。図7はステッパのステージに前述した反りのあるウェハを真空吸着するときの断面図である。図7に示すように、ステージ30には空洞31が形成されている。そして、真空ポンプにより真空引き32がなされている。このようなステージの表面にウェハ33を搭載する場合、先述した凹状の反り量が大きくなると、図7に示すようにウェハ33の裏面で吸着されない領域ができる。そして、ウェハ33はステージ30に固定されなくなる。そして、投影露光でのステージのステップ&リピートの際にウェハが位置ズレしたりステージから落下したりする。このためにステッパによる露光ができなくなる。あるいは、このような搬送トラブルのために、設備の稼働率が低下する。

【0010】本発明の目的は、このような高融点金属の配線形成で生じる問題点を解決し、半導体装置に用いる微細な多層配線の形成を容易にすることにある。

【0011】

【課題を解決するための手段】このために本発明の高融点金属配線の製造方法は、半導体素子を有する半導体基板表面に形成された層間絶縁膜上に高融点金属薄膜を成膜する工程と、前記高融点金属薄膜を成膜した後、前記半導体基板の裏面全体に引っ張り応力を有する絶縁膜を堆積させる工程とを含む。

【0012】あるいは、半導体素子を有する半導体基板表面に形成された層間絶縁膜上に高融点金属膜を成膜する工程と、前記高融点金属膜を成膜した後、前記半導体基板の裏面全体に引っ張り応力を有する多項質のシリコン酸化膜を堆積させる工程と、前記シリコン酸化膜に被着して耐湿性を有する絶縁膜を堆積させる工程とを含む。

【0013】ここで、前記耐湿性を有する絶縁膜の堆積温度が、前記多項質のシリコン酸化膜の堆積温度より低くなるように設定される。

【0014】更に本発明の製造方法は、前記半導体基板の裏面全体に前記絶縁膜を堆積させた後、フォトリソグラフィ工程において前記高融点金属薄膜上のフォトレジストに配線パターン転写するための投影露光をする工程とを含む。

【0015】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して説明する。図1は本発明の工程概略図を示す。図1に示すA工程で、高融点金属膜を半導体基板の絶縁膜上にメタル成膜がなされる。そして、ウェハの反り量が計測される。次に、ウェハ表面部にメタル成膜されたそのウェハの裏面に多孔性を有する絶縁膜が、その反り量に応じた膜厚だけ堆積される。すなわち、図1に示すB工程で、歪み矯正絶縁膜形成工程が施される。そして、このような工程を経てステッパを用いる縮小投影露光工程のあるフォトリソグラフィ工程（C工程）に移される。

【0016】以下、具体的にこれらの工程を説明する。図2乃至図5は本発明において拡散層に電気接続する高融点金属配線の工程順の略断面図である。P型導電型のシリコン基板1の表面部には、従来の技術で説明したようにMOSトランジスタ等の半導体素子の構成要部が形成される（図示されず）。そして、図2に示すように、導電型がN型の拡散層2がシリコン基板1の所定の領域に形成される。このようにした後、常圧のCVD法でシリコン酸化膜が堆積される。ここで、このシリコン酸化膜の膜厚は400nm程度に設定される。そして、このシリコン酸化膜には800℃程度温度での熱処理が施される。この熱処理でシリコン酸化膜は緻密になり、層間絶縁膜3が形成される。この層間絶縁膜3はウェハに対

してほとんど反りを生じさせない。

【0017】次に、前述の層間絶縁膜3の所定の領域がドライエッチングされる。そして、拡散層2の所定の領域にコンタクト孔4が形成される。

【0018】このようにした後、図3に示すように高融点金属配線用のメタル成膜が行われる。図3に示すようにバリアメタル5が層間絶縁膜3の表面およびコンタクト孔4の底部の拡散層2表面に被着される。ここで、このバリアメタル5は膜厚が50nm程度の窒化チタン膜で構成される。なお、拡散層2とバリアメタル5との接触抵抗を低減するためには、コンタクト孔4の底部の拡散層上にチタン薄膜をコリメーテッド・スパッタ法で形成し、熱処理を加えてシリコンとチタン薄膜との熱反応を起させ、この領域にチタンシリサイド層を形成するとよい。

【0019】次に、膜厚300nm程度のタングステン膜6がCVD法で堆積される。この場合の反応ガスは $WF_6$ と $H_2$ であり成膜温度は450℃に設定される。ここで、タングステン膜がコンタクト孔4内に高いステップカバレッジで堆積されるように成膜条件が設定される。半導体デバイスが高密度化しコンタクト孔が微細になるとコンタクト孔の深さ寸法と横寸法の比すなわちアスペクト比が増大するため、タングステン膜は高いステップカバレッジで成膜されることが要求される。

【0020】このような成膜条件の場合には、6インチ径のウェハでのシリコン基板1の反り量、すなわち凹状に反ったウェハの最大高低差は60μm以上に達する。そして、タングステン膜6には、 $1 \times 10^{10} \text{ dyn/cm}^2$ 程度の引っ張り応力が生じるようになる。

【0021】次に、先述した歪み矯正絶縁膜形成が行われる。シリコン基板1の表面部に拡散層2が形成され、層間絶縁膜3に設けたコンタクト孔4を通して拡散層2と接続するバリアメタル5とタングステン膜6が形成されたウェハの裏面、すなわち図4に示すシリコン基板1の裏面に歪み矯正絶縁膜7が形成される。この歪み矯正絶縁膜7は、常圧CVD法で形成される多孔質性を有するシリコン酸化膜である。そして、このシリコン酸化膜の膜厚は2μm程度である。ここで、この常圧CVDの成膜温度は400℃程度に設定される。そして、反応ガスとしては $SiH_4$ と $O_2$ が用いられる。このようにして形成される多孔質のシリコン酸化膜は、所定の膜厚に形成された後成膜温度から室温に冷却される時に大きな膜収縮を生じる。そして、このシリコン酸化膜には大きな引っ張り応力が形成されるようになる。

【0022】このような条件で歪み矯正絶縁膜7がウェハ裏面に形成されると、先述した凹状の反りを有していたウェハは、その反り量が60μmから10μm程度に低減し大幅に改善されるようになる。この場合には、歪み矯正絶縁膜7には強い引っ張り応力が形成される。

【0023】しかし、この状態で大気中に放置される

と、歪み矯正絶縁膜7を構成する多孔質のシリコン酸化膜は大気中の水分を吸湿し、反り量の低減効果が低下する。そこで、この水分吸湿の影響を無くするため、歪み矯正絶縁膜7表面に保護絶縁膜8が被着される。ここで、この保護絶縁膜8は膜厚100nmのシリコン窒化膜で構成される。このシリコン窒化膜は反応ガスとして $\text{SiH}_4$ と $\text{NH}_3$ の混合ガスを用いたプラズマCVDで形成される。そして、この成膜温度は歪み矯正絶縁膜7の成膜温度より低くなるように設定される。すなわち、今の場合には350℃程度に設定される。これは、保護絶縁膜8の成膜工程で歪み矯正絶縁膜7が熱処理され緻密化されて多孔質度が低下するのを防止するためである。この歪み矯正絶縁膜7の多孔質度の低下は、先述したのと同様にウェハ反り量の低減効果を低下させる。なお、このシリコン窒化膜はウェハの反り量を増加させるように働くのでその膜厚は薄くなるように設定される。

【0024】先述した歪み矯正絶縁膜7は、プラズマCVD法で形成してもよい。この場合には、反応ガスとして $\text{SiH}_4$ と $\text{N}_2\text{O}$ の混合ガスが用いられる。ここで、この成膜温度は350℃である。そして、引き続いて同一の装置内の別チャンバーで先述したような条件でシリコン窒化膜が堆積され保護絶縁膜8が形成されるようになる。この場合には、プラズマを発生させるRF電源の発信周波数は13.56MHzと高周波にする必要がある。このような高周波にすることで、堆積するシリコン酸化膜の多孔質度は高くなり膜収縮が生じ易くなり、反り量の低減効果が高くなる。そして、必要とされる歪み矯正絶縁膜7の膜厚が薄くなる。

【0025】次に、フォトリソグラフィ工程で図4に示したタングステン膜6上のフォトレジスト（図示されず）に公知の方法で配線パターンが転写される。

【0026】そして、図5に示すように、このフォトレジストに転写された配線パターンをドライエッチングのマスクにしてタングステン膜6とバリアメタル5が順次エッチングされる。そして、バリアメタル配線パターン9とタングステン配線パターン10が形成され、高融点金属配線11が形成されるようになる。

【0027】そして、ウェハの反り量の低減のために用いた歪み矯正絶縁膜7と保護絶縁膜8は公知の化学薬液によるウェットエッチングあるいはドライエッチングで除去される。

【0028】このように本発明の方法によれば、配線材料であるタングステン膜の成膜後シリコン基板の裏面にウェハの反り量を低減させるための絶縁膜が形成される。このため、このウェハの反り量は従来の場合の1/5程度に低減されシリコン基板は平坦化される。そして、配線パターン転写のためのフォトリソグラフィ工程で、微細な配線パターンの転写が容易に行われるようになり、微細な多層配線が形成できるようになる。

【0029】以上の実施例では、保護絶縁膜8がシリコ

ン窒化膜で構成される場合について説明した。この保護絶縁膜8がシリコンオキシナイトライド膜で形成される場合も同様な効果のあることに言及しておく。このオキシナイトライド膜は、反応ガスを $\text{SiH}_4$ 、 $\text{NH}_3$ および $\text{N}_2\text{O}$ の混合ガスとするプラズマCVDで堆積される。このオキシナイトライド膜は耐湿性に優れ、しかもほとんど応力を発生させない。このため、シリコン窒化膜の場合よりも先述したウェハの反り量の低減が容易になる。

【0030】このような歪み矯正絶縁膜7は、多孔質のシリコン酸化膜に限定するものではない。例えば、アルミナ膜等その内部に引っ張り応力が生じる絶縁膜であればよい。この場合、耐湿性のある絶縁膜であれば保護絶縁膜8は不要になる。

【0031】なお、実施例ではタングステン配線に対する本発明の適用例について説明したが、その他の高融点金属の配線あるいは高融点金属のシリサイド配線の形成においても同様に適用できる。

【0032】

【発明の効果】以上に説明したように、本発明は高融点金属配線の形成で、タングステン膜等の高融点金属膜の堆積後にシリコン基板の裏面に歪み矯正絶縁膜を堆積させ、ウェハの反り量を低減させる。

【0033】このようにすることで、配線パターン転写のフォトリソグラフィ工程において、ステッパによる縮小投影露光での焦点ズレはなくなり、ウェハ位置による配線寸法のバラツキは大幅に低減する。そして、高融点金属を用いた微細な多層配線が容易に形成できるようになる。

【0034】更に、縮小投影露光装置であるステッパのステージにウェハが容易に真空吸着されるため、フォトリソグラフィ工程での作業時間が短縮されるようになる。更に、ウェハの搬送トラブルは低減し稼働率が大幅に向上する。

【図面の簡単な説明】

【図1】本発明に従う実施例の概略工程図である。

【図2】本発明の製造方法を説明するための断面図である。

【図3】本発明の製造方法を説明するための断面図である。

【図4】本発明の製造方法を説明するための断面図である。

【図5】本発明の製造方法を説明するための断面図である。

【図6】従来の技術を説明するための工程順の略断面図である。

【図7】従来の技術を説明するためのステージ部の断面図である。

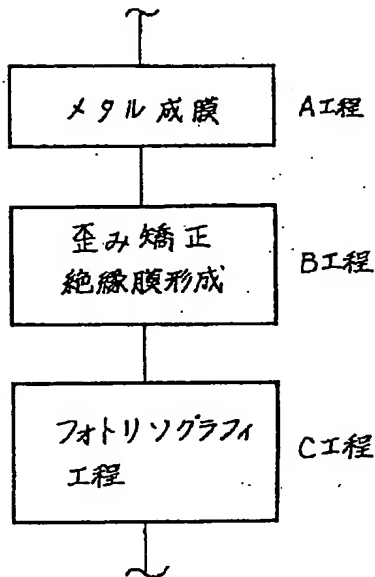
【符号の説明】

1, 21 シリコン基板

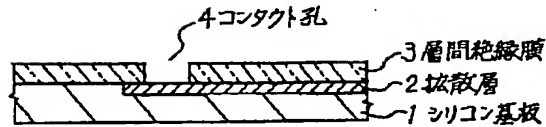
- 2, 22 拡散層  
3, 23 層間絶縁膜  
4, 24 コンタクト孔  
5, 25 バリアメタル  
6, 26 タングステン膜  
7 歪み矯正絶縁膜  
8 保護絶縁膜

- 9, 27 バリアメタル配線パターン  
10, 28 タングステン配線パターン  
11, 29 高融点金属配線  
30 ステージ  
31 空洞  
32 真空引き  
33 ウェハ

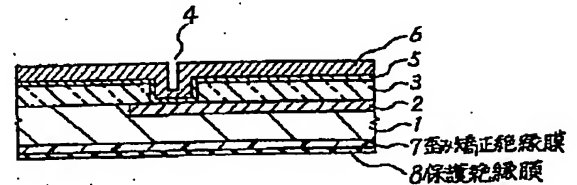
【図1】



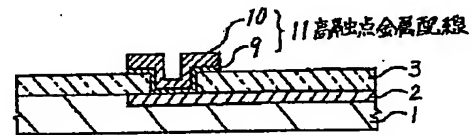
【図2】



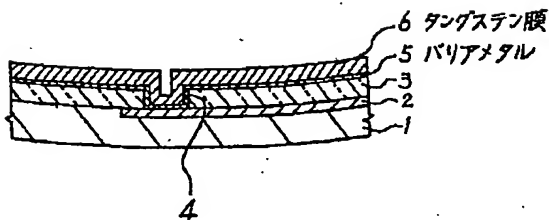
【図4】



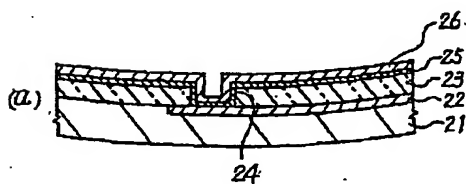
【図5】



【図3】



【図6】



【図7】

